

PAT-NO: JP356046338A

DOCUMENT-IDENTIFIER: JP 56046338 A

TITLE: THYRISTOR TRIGGER CIRCUIT

PUBN-DATE: April 27, 1981

INVENTOR-INFORMATION:

NAME

HASHIMOTO, OSAMU

ASSIGNEE-INFORMATION:

NAME

FUJI ELECTRIC CO LTD

COUNTRY

N/A

APPL-NO: JP54121761

APPL-DATE: September 21, 1979

INT-CL (IPC): H03K017/78

US-CL-CURRENT: 327/438

ABSTRACT:

PURPOSE: To prevent the mis-firing of the main thyristor due to the displacement current of the auxiliary thyristor, by inserting a capacitor between the main electrodes of the electric trigger main thyristor and the optical trigger auxiliary thyristor.

CONSTITUTION: The series circuit of an optical trigger auxiliary thyristor 2 and a resistance 3 is provided between the gate electrode of the electric trigger main thyristor 1 having the breakover voltage of 2,000V or more and the main electrode distant from this electrode, and connection is made so that the forward current of the thyristor 2 can be the trigger current of the thyristor 1. Between the main electrode cathode close to the gate of the thyristor 1 and the electrode cathode connected to the gate electrode of the thyristor 2, a capacitor 5 having the capacity  $0.02\mu\text{F}$  or more per the junction area ( $\text{cm}^2$ ) of the thyristor 2 is connected. Thus, the misfiring of the thyristor 1 due to the displacement current of the thyristor 2 can be prevented.

COPYRIGHT: (C)1981,JPO&Japio

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭56—46338

⑬ Int. Cl.<sup>3</sup>  
H 03 K 17/78

識別記号

庁内整理番号  
7105—5 J

⑭ 公開 昭和56年(1981) 4 月27日

発明の数 1  
審査請求 未請求

(全 3 頁)

⑮ サイリスタ点弧回路

川崎市川崎区田辺新田 1 番 1 号

富士電機製造株式会社内

⑯ 特 願 昭54—121761

⑰ 出 願 人 富士電機製造株式会社

⑱ 出 願 昭54(1979) 9 月21日

川崎市川崎区田辺新田 1 番 1 号

⑲ 発 明 者 橋本理

⑳ 代 理 人 弁理士 山口巖

明 細 書

1. 発明の名称 サイリスタ点弧回路

2. 特許請求の範囲

- 1) 2000V 以上のブレークオーバー電圧を有する電気点弧主サイリスタのゲート電極とゲート電極より速い側の主電極との間に光点弧補助サイリスタと抵抗との直列回路を該光点弧補助サイリスタの順電流が前記電気点弧主サイリスタの点弧電流になるように接続したものにおいて、前記電気点弧主サイリスタのゲート電極に近い側の主電極と前記光点弧補助サイリスタの該ゲート電極に接続された電極との間に該補助サイリスタの接合面積 1 cm<sup>2</sup> 当り 0.02  $\mu$ F 以上の容量をもつコンデンサを接続したことを特徴とするサイリスタ点弧回路。
- 2) 特許請求の範囲第 1 項記載の回路において、抵抗が光点弧補助サイリスタならびにコンデンサに対し直列に接続されたことを特徴とするサイリスタ点弧回路。

3. 発明の詳細な説明

本発明は光点弧補助サイリスタを介して電気点

弧主サイリスタを点弧するサイリスタ点弧回路に関する。

光で直接点弧されるサイリスタは高い点弧感度を維持しながら  $di/dt$  ならびに  $dv/dt$  耐量を通常の電気点弧サイリスタと同程度にすることが困難である。そこで第 1 図のように電気点弧主サイリスタ 1 のゲート回路に個別素子の光点弧補助サイリスタ 2 のカソードを、ゲート電流のピーク値を抑制する抵抗 3 を介して接続し、光 4 を補助サイリスタ 2 に照射して点弧しその電流で主サイリスタ 1 を点弧する回路が提案されている。この補助サイリスタ 2 は主回路電流が流れないため素子の温度上昇が少ないので光点弧感度と  $dv/dt$  耐量との間の協調がとりやすい。さらに主サイリスタ 1 は一般の電気点弧サイリスタをそのまま用いることができるので経済的にも有利である。しかし第 1 図の回路で主サイリスタ 1 のアノード、カソード間に急しゅんな  $dv/dt$  の電圧が印加されるときには、補助サイリスタ 2 にも同様の  $dv/dt$  が印加される。この場合補助サイリスタ 2 の

接合容量を  $C_j$  とすると、変位電流  $C_j dv/dt$  が主サイリスタのゲートに与えられ、この電流が大きければ主サイリスタ1も自身の変位電流で点弧しやすい状態にあるので誤点弧する。特に主サイリスタ1が高耐圧を要求される時には、補助サイリスタ2も同等の耐圧を必要とし、沿面距離を長くするため接合面積も大きくなって変位電流が大となり、この危険はより大きくなる。

本発明はこのような補助サイリスタの変位電流による主サイリスタの誤点弧を防ぐ点弧回路を提案することにある。

この目的は電気点弧主サイリスタのゲート電極とゲート電極より速い側の主電極との間に光点弧補助サイリスタと抵抗との直列回路を光点弧補助サイリスタの順電流が電気点弧主サイリスタの点弧電流になるように接続した場合、電気点弧主サイリスタのゲート電極に近い側の主電極とそのゲート電極に接続された光点弧補助サイリスタの電極との間に、主サイリスタのブレイクオーバー電圧が2000V以上であれば補助サイリスタの接合面

- 3 -

て接合面積3cm<sup>2</sup>の光点弧サイリスタを用い、抵抗3として20Ωの抵抗を挿入し、抵抗6の抵抗値をパラメータとした時の1500V/μsのdv/dtによる主サイリスタ1のブレイクオーバー電圧V<sub>BO</sub>のコンデンサ5の容量Cに対する関係を両対数目盛の線図で示したものである。各線に付した数値は抵抗6の抵抗値を示す。この線図よりコンデンサ5の容量は抵抗6の抵抗値が変化しても0.06μF以上あればdv/dtにより低い順電圧でブレイクオーバーすることがないことが判った。すなわち補助サイリスタ2の接合面積1cm<sup>2</sup>当たり0.02μF以上の容量のコンデンサ5を接続すればよい。しかし容量が大きすぎると補助サイリスタ2が光によって点弧した際、抵抗6を介して流れる電流が過小になって主サイリスタ1が点弧しなくなりまたコンデンサの価格も高くなるので、コンデンサ5は大きくても補助サイリスタの接合面積1cm<sup>2</sup>当たり1μF以下の容量のものが用いられる。第5図に示す関係曲線は抵抗3の値が変化してもほとんど変わらない。たとえこの抵抗値が大きくなるとやはり補助

- 5 -

積1cm<sup>2</sup>当たり0.02μF以上の容量をもつコンデンサを接続することによって達せられる。

以下図を引用して本発明の実施例について説明する。第2図は第1図と比較すれば明らかなように、コンデンサ5が電気点弧主サイリスタ1のカソードと光点弧補助サイリスタ2のカソードとの間に挿入されている。第3図は抵抗3の位置が第1図、第2図の場合と異って主サイリスタ1のアノードと補助サイリスタ2のアノードとの間に接続されており、コンデンサ5は第2図と同様両サイリスタのカソードの間に挿入されている。第4図では補助サイリスタ2と直列に接続された抵抗3を介してさらに主サイリスタ1のゲートとの間に抵抗6が接続され、主サイリスタ1のカソードとの間にコンデンサ5が接続されている。このコンデンサ5が補助サイリスタ2の変位電流を吸収して主サイリスタ1の誤点弧を防ぐ。

コンデンサ5の容量は第5図に示す実験結果に基づいて定められる。これは第4図に示す回路で行った実験によるもので、補助サイリスタ2とし

- 4 -

サイリスタ2の点弧時に主サイリスタ1のゲートに流れ込む電流が過小になるので通常100Ω程度以下に抑えられる。これらのことから上記の補助サイリスタの接合面積1cm<sup>2</sup>当たりコンデンサの容量0.02μF以上の数値は第2図ないし第4図の何れの場合にも当てはまることが理解できる。

第3図あるいは第4図におけるように抵抗3がコンデンサ5と直列に接続されることは別の利点がある。すなわちこの抵抗が、急しゆんな立上りの主回路電流が補助サイリスタ2およびコンデンサ5を通じて流れるのを抑制するため、補助サイリスタ2のdi/dt耐量を低減することが可能になり、補助サイリスタ2の点弧感度とdi/dt耐量の協調が一層とりやすくなる。この抵抗は第6図のように主サイリスタ1をサージ電圧から保護するため並列のコンデンサ7および抵抗8からなるスナバ回路が接続された場合にさらに有効である。この場合補助サイリスタ2が光4によって点弧されると、コンデンサ7に蓄積された電荷は抵抗8、補助サイリスタ2およびコンデンサ5を経

- 6 -

て放電する。この放電電流は急しゆんな立上りを持っており、補助サイリスタ2に大きな負担を与える。コンデンサ5と直列に接続された抵抗3は、スナバ回路からの放電電流を抑制し、その急しゆんな立上りで補助サイリスタ2が損傷するのを防ぐ作用もする。

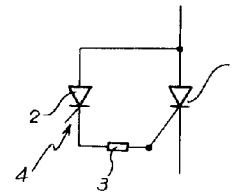
上述のように本発明によれば補助サイリスタと主サイリスタの主電極間にコンデンサを入れるだけで、通常の電気点弧主サイリスタを光点弧補助サイリスタを用いて点弧する回路における誤点弧も防止でき、主サイリスタを光で直接点弧する場合にくらべて特性的にも経済的にも著しく有利にできる。

#### 4. 図面の簡単な説明

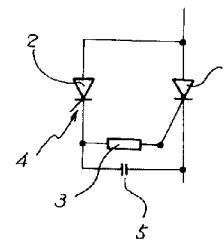
第1図は電気点弧サイリスタを光点弧サイリスタにより点弧する従来回路の接続図、第2図は本発明の一実施例の接続図、第3図、第4図、第6図はそれぞれ異なる実施例の接続図である。第5図はブレイクオーバー電圧と本発明によるコンデンサの容量の関係線図である。  
1 …… 電気点弧主サイリスタ、2 …… 光点弧補助サイリスタ、3、6 …… 抵抗、5 …… コンデンサ。

- 7 -

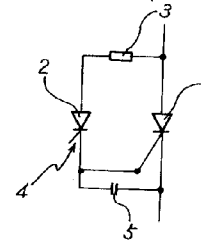
オ 1 図



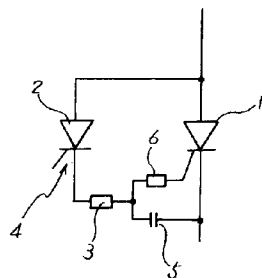
オ 2 図



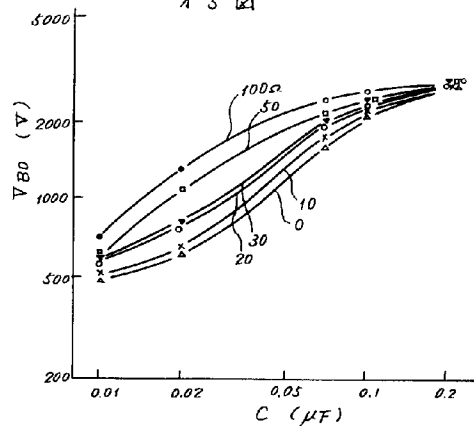
オ 3 図



オ 4 図



オ 5 図



オ 6 図

